

## 전자 회로 2 중간고사

2007 년 10 월 18 일

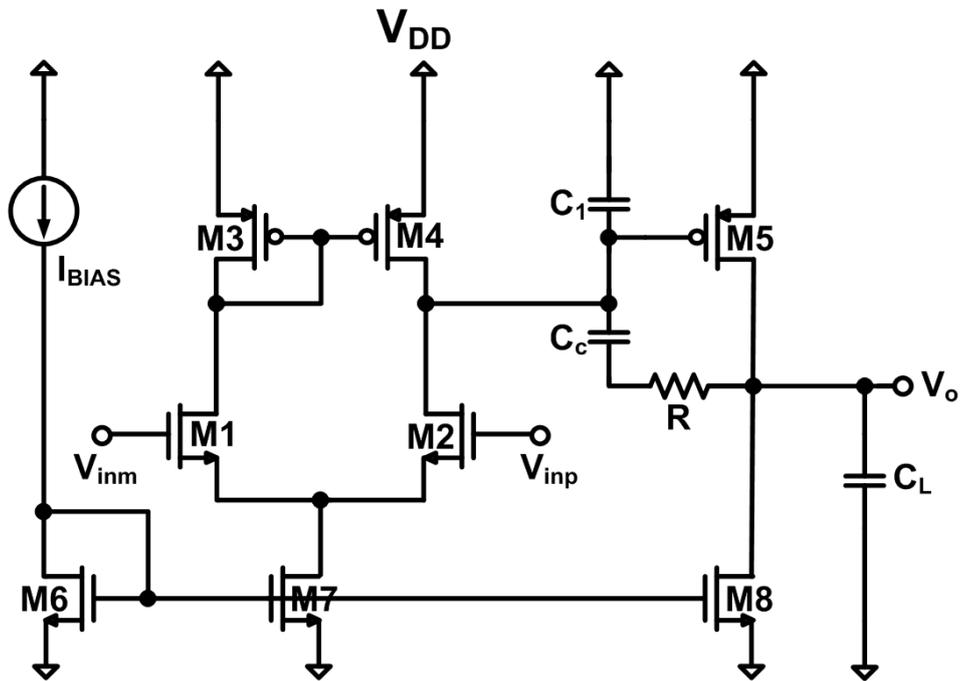
담당교수: 정덕균

**A4-size one-page note allowed, 총 4 문제, 100 점 만점, 시험시간 120 분**

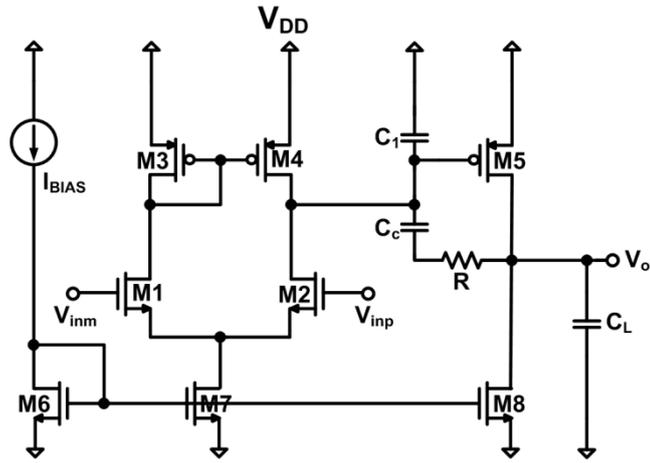
학번: \_\_\_\_\_ 이름: \_\_\_\_\_ 서명 : \_\_\_\_\_

<b>Problem</b>	<b>Max Score</b>	<b>Score</b>
1	35	
2	15	
3	30	
4	20	
Total	100	

[1] 다음 회로를 보고 문제에 답하십시오. 단,  $\mu_n C_{ox} = 2\mu_p C_{ox} = 80\mu\text{A/V}$ ,  $L = 1\mu\text{m}$ ,  $V_A = 20\text{V}$ ,  $V_{DD} = 3.3\text{V}$ , 그리고  $V_T = 0.5\text{V}$  이다.



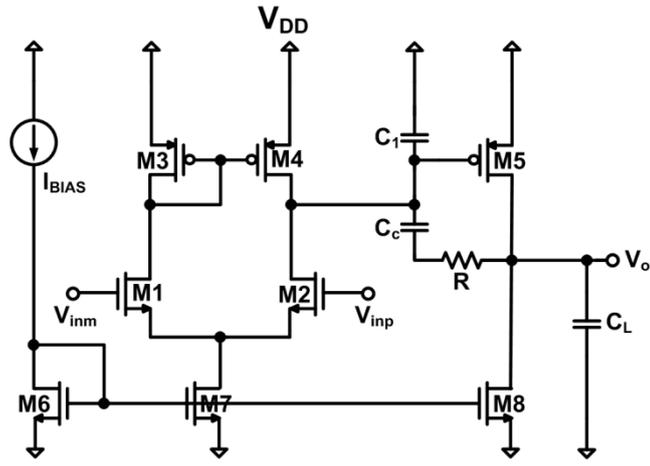
1)  $I_{BIAS}$  가  $100\mu\text{A}$  이고  $\left(\frac{W}{L}\right)_6 = \left(\frac{W}{L}\right)_7 = \frac{1}{2}\left(\frac{W}{L}\right)_8$  일 때, 모든 트랜지스터의  $V_{ov}$  가  $0.2\text{V}$  가 되고, systematic offset 이 없어지도록  $\left(\frac{W}{L}\right)_1 \sim \left(\frac{W}{L}\right)_8$  의 크기를 각각 구하십시오.



2) Small Signal Gain  $A_v$  를 구하시오.

3) Input common mode range 와 output range 를 각각 구하시오.

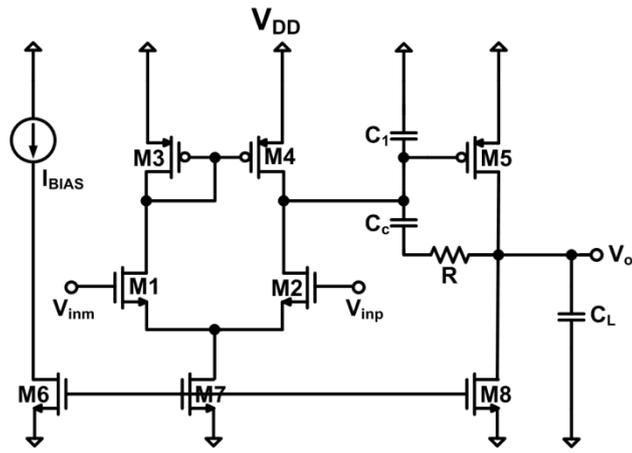
4)  $C_L = 1\text{pF}$ ,  $C_1 = 0.2\text{pF}$ ,  $C_c = 0\text{F}$  일 때, 2 개의 pole,  $f_{p1}$  과  $f_{p2}$  의 위치를 구하시오.



5)  $C_c$ 에 의해 나타나는 zero 를 없애기 위한 R 값을 구하시오.

6)  $\beta = 1$  인 unity gain feedback 이 걸렸을 때, Phase Margin 이  $45^\circ$ 가 되도록  $C_c$  값을 정하시오.

7) 이 때의 Slew Rate 를 구하시오.

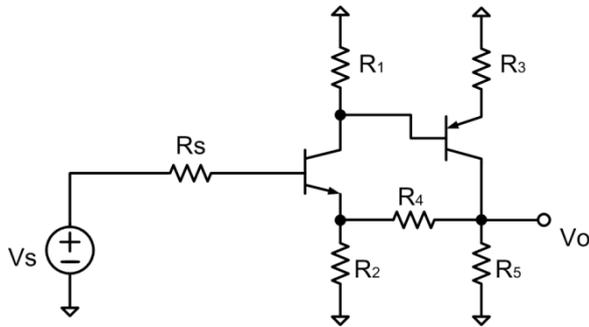


8)  $\beta = \frac{1}{2}$  인 feedback 이 걸렸을 때, Phase Margin 은 얼마인가?

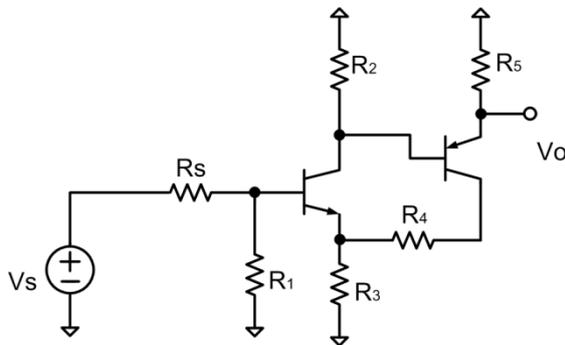
9) 위에서 정한 MOS 의 크기는 그대로 두고  $I_{BIAS}$  를  $200\mu A$  로 바꾸었을 때,  $A_v$  는 어떻게 변하는가?

[2] 다음과 같은 Feedback 회로에서 BJT의 소신호 등가화로에서 common-emitter current gain 이 무한대 ( $h_{fe} \equiv \infty$ ) 라고 가정했을 때 각 회로의 전압이득  $A_v = V_o/V_s$  를 구하시오.

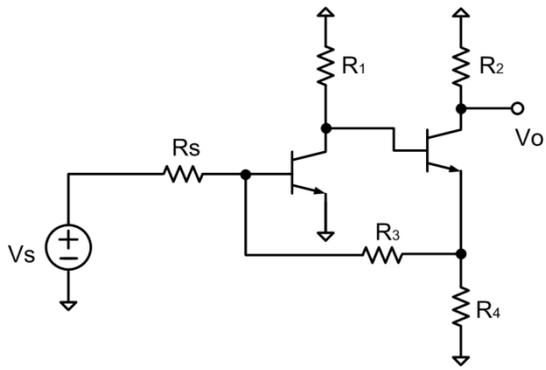
1)



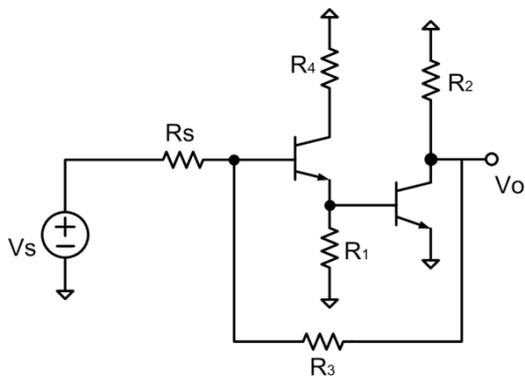
2)



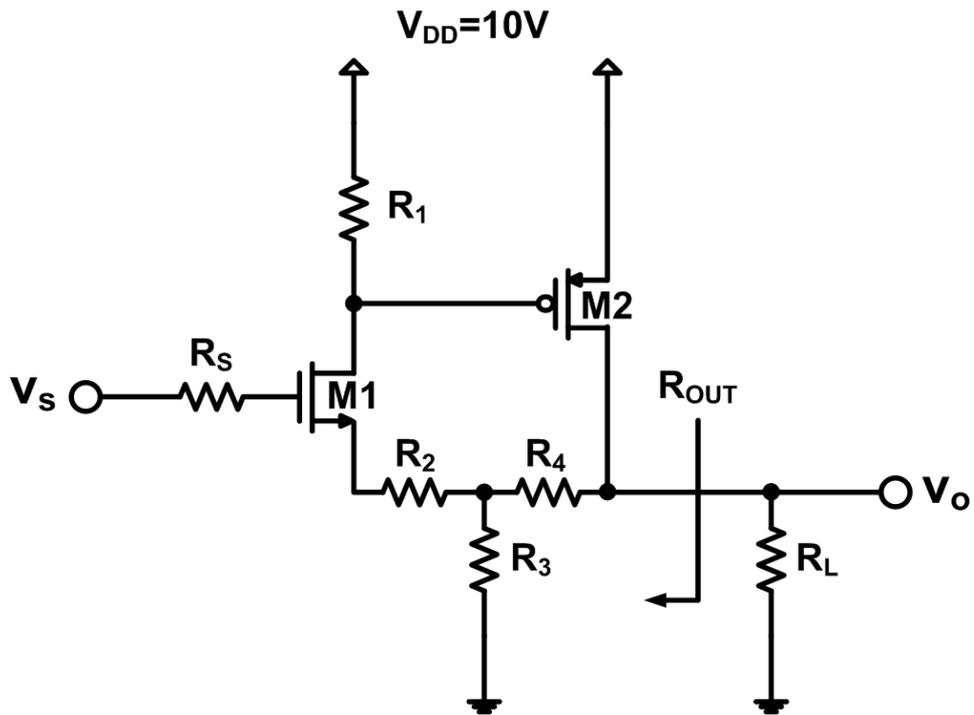
3)



4)



[3] 다음 회로를 보고 물음에 답하십시오. 단, 모든 MOS 는 saturation region 에 있다고 가정하며,  $\mu_n C_{ox} = \mu_p C_{ox} = 10 \mu A/V$ ,  $V_T = 1V$ ,  $R_1 = 12k\Omega$ ,  $R_2 = 20k\Omega$ ,  $R_3 = 20k\Omega$ ,  $R_4 = 200k\Omega$ ,  $R_L = 50k\Omega$  이다.



1) 위 회로는 어떤 feedback configuration 인가?

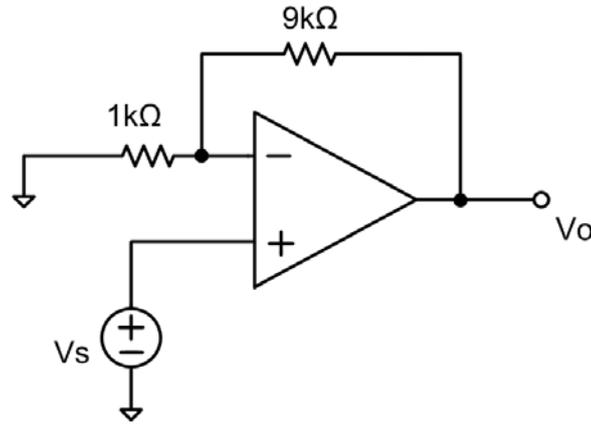
2) M1 의 드레인 전류  $I_{D1} = 100 \mu A$ , M2 의 드레인 전류  $I_{D2} = 200 \mu A$  이고 M1 의 overdrive voltage  $V_{ov} = 0.5V$  일 때 Small Signal Gain  $A_v = v_o/v_s$  를 구하십시오.

3) 회로의 출력저항  $R_{out}$  을 구하시오

[4] 다음과 같은 특성을 가진 Op-Amp 가 있다. ( $R_i = \infty, R_o = \infty, SR = 1V/\mu s$ )

$$H(s) = \frac{10^5}{\left(1 + \frac{s}{2\pi f_{p1}}\right)\left(1 + \frac{s}{2\pi f_{p2}}\right)} \quad (f_{p1} = 10\text{Hz}, f_{p2} = 1\text{MHz})$$

이 Op-Amp 를 다음과 같이 연결하였다.



1)  $A_v(s) = V_o(s)/V_s(s)$  를 구하시오.

2) 3dB Bandwidth 와 Phase Margin 을 구하시오. (적절한 approximation 을 사용하여 답을 구하시오.)

3) 입력에  $V_s(t) = 1V \cdot \sin(2\pi f_s t)$ 의 sinusoidal 입력이 인가되었다. 출력에 SR limit 에 의한 왜곡이 발생하지 않는 최대 주파수를 구하시오.

4) 입력에 다음과 같은 step 입력이 인가되었을 때 출력의 파형을 그리고 출력 전압이 9.9V 에 도달하는 데 걸리는 시간을 구하시오.

