

2010. 6. 12

디지털 시스템 설계 및 실험

기말고사

출제: 채수익

1. (a) Binary signed-digit (SD) number system 에서의 addition rule 을 설명하시오. (5 점)
(b) 이 경우 왜 carry propagation 이 없는지 설명하시오. (10 점)

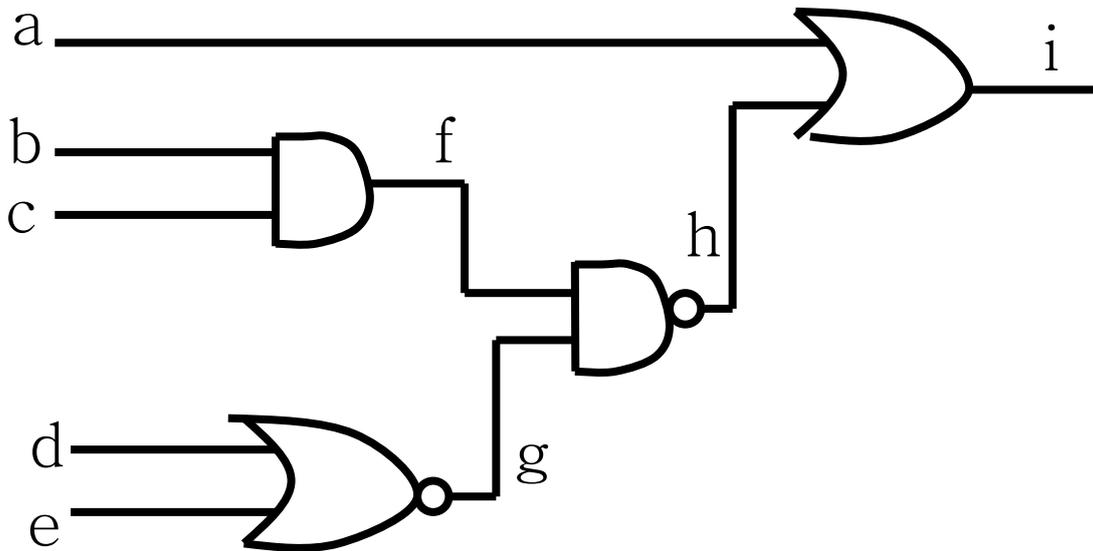
2. (a) 8-bit 2's complement number 인 두 수를 곱하는 modified Baugh-Wooley 8x8 multiplier 의 partial product 를 만드는 과정을 설명하시오.(과정 5 점, 결과 5 점)
(b) 이 경우 4-to-2 counter 를 사용하여 각 bit position 에서의 partial product 의 개수가 2 개 이하로 만들기 위해서 몇 단계가 필요한가? (5 점)
(c) 위 경우, 곱셈기 결과를 얻기 위하여 carry propagation 을 위한 필요한 adder 의 길이는 몇 bit 인가? (5 점)
(d) 이 adder 를 본인이 가장 빠르다고 생각하는 adder 로 구현하시오.
(구현 5 점, 속도 5 점)

3. (a) M0, M1 값에 따라서 4 가지 기능 (scan mode MISR, reset register, parallel load)을 수행하는 아래 BILBO 회로를 그리고 설명하시오 (5 점)
(b) BILBO 회로의 응용 예를 설명하시오. (5 점)

4. 다음 각 용어를 정의 하시오, (각 2 점)
 - (a) fault model
 - (b) fault coverage
 - (c) slack time
 - (d) structural coverage
 - (e) functional coverage

5. (a) static timing analysis (STA)에서의 timing exception 두 가지 무엇인가? (5 점)
(b) 이를 각각 설명하시오. (10 점)

6. (a) Boolean difference 를 이용하여 stuck-at-0 fault 를 찾는 조건을 쓰시오. (2 점)
 (b) Boolean difference 를 이용하여 stuck-at-1 fault 를 찾는 조건을 쓰시오. (2 점)
 (c) 아래 회로의 node f에서의 stuck-at-1 fault 를 cover 하기 위한 test vector 를 구하시오. (6 점)



7. (a) NAND gate 에 대한 pdcf (primitive D cube of fault) table 을 만드시오. (2 점)
 (b) NOR gate 에 대한 pdc (propagation of D cube) table 을 만드시오. (2 점)
 (c) AND gate 에 대한 sc (singular cube) table 을 만드시오 (2 점)
 (d) simplified D algorithm 을 3 단계로 나누어 간단히 설명하시오. (6 점)
 (e) 위 회로에서 node a 에 stuck-at-0 fault 를 detect 하기 위한 test vector 를 D algorithm 을 따라서 구하시오. (6 점)

8. (a) fault simulation 의 기본 개념을 설명하시오. (4 점)
 (b) 아래 회로에 대해서 column method 로 fault simulation 을 하여 test vector 를 구하시오. (6 점)

